



Ministério da Educação
Universidade Tecnológica Federal do Paraná
Câmpus Curitiba



Informações da disciplina

Código Ofertado	Disciplina/Unidade Curricular	Modo de Avaliação	Modalidade da disciplina	Oferta
CSW42	Lógica Reconfigurável	Nota/Conceito E Frequência	Presencial	Semestral

Carga Horária					
AT	AP	APS	ANP	APCC	Total
2	2	4	0	0	60
• AT: Atividades Teóricas (aulas semanais). • AP: Atividades Práticas (aulas semanais). • ANP: Atividades não presenciais (horas no período). • APS: Atividades Práticas Supervisionadas (aulas no período). • APCC: Atividades Práticas como Componente Curricular (aulas no período, esta carga horária está incluída em AP e AT). • Total: carga horária total da disciplina em horas.					

Objetivo		
Propiciar ao aluno conhecimento sólido sobre os dispositivos de lógica programável e sobre a linguagem VHDL para síntese de hardware, sendo esta última indispensável para o projeto, simulação, programação e utilização dos referidos dispositivos. As aulas de laboratório são apresentadas com as devidas ferramentas de software e hardware, propiciando ao aluno a oportunidade de desenvolver conhecimento profundo sobre o tema, aumentando assim sua capacidade para projeto de sistemas digitais modernos e complexos, e elevando também, por conseguinte, sua competitividade no mercado ou seu desempenho em programas de pós-graduação que envolvam a utilização de hardware de última geração.		
Ementa		
Fundamentos de lógica reconfigurável. Estudo de dispositivos lógicos programáveis. Estudo da linguagem VHDL para programação de dispositivos lógicos. Estudo de ferramentas de EDA para desenvolvimento automatizado de projetos e simulações de circuitos lógicos reconfiguráveis. Estudo dos kits de desenvolvimento utilizando CPLD e FPGA. Desenvolvimento de projetos de circuitos lógicos combinacionais. Desenvolvimento de projetos de circuitos lógicos sequenciais. Desenvolvimento de projetos utilizando a técnica de máquinas de estados.		
Conteúdo Programático		
Ordem	Ementa	Conteúdo
1	Fundamentos de lógica reconfigurável	Apresentação de conceitos e notação.

Ordem	Ementa	Conteúdo
2	Estudo de dispositivos lógicos programáveis	Teoria dos dispositivos lógicos programáveis (PAL, PLA, GAL, CPLD, FPGA). Análise das principais CPLD e FPGA comerciais.
3	Estudo da linguagem VHDL para programação de dispositivos lógicos	Entidade, arquitetura e bibliotecas. Tipos de dados. Operadores e atributos. Descrição de códigos VHDL básicos visando projetos introdutórios.
4	Estudo de ferramentas de EDA para desenvolvimento automatizado de projetos e simulações de circuitos lógicos reconfiguráveis	Descrição das placas de desenvolvimento com CPLD/FPGA a serem utilizadas nas atividades de laboratório.
5	Estudo dos kits de desenvolvimento utilizando CPLD e FPGA	Atividade de laboratório: Tutorial do software para síntese de hardware (Altera Quartus ou Xilinx ISE, por exemplo), incluindo a implementação de circuitos básicos introdutórios e a primeira utilização das placas de desenvolvimento.
6	Desenvolvimento de projetos de circuitos lógicos combinacionais	Revisão de lógica combinacional. Estudo das instruções concorrentes em VHDL. Atividade de laboratório: Projeto de circuitos combinacionais utilizando código VHDL concorrente.
7	Desenvolvimento de projetos de circuitos lógicos sequenciais	Revisão de lógica sequencial. Estudo das instruções sequenciais em VHDL. Estudo de objetos (constante, sinal, variável). Atividade de laboratório: Projeto de circuitos sequenciais utilizando código VHDL sequencial, com exame do uso de sinais versus o uso de variáveis.
8	Desenvolvimento de projetos utilizando a técnica de máquinas de estados	Revisão de máquinas de estados. Estudo de código VHDL para implementação de máquinas de estados. Atividade de laboratório: Projeto de circuitos na forma de máquinas de estados com VHDL.
9	Desenvolvimento de Projeto Final.	Estudo de pacotes e componentes, Construção de bibliotecas. Construção de códigos (projetos) hierárquicos. Atividade de laboratório: Projeto de circuitos amplos/mistos utilizando pacotes e componentes. Estudo de funções e procedimentos, Atividade de laboratório: Projeto de circuitos amplos/mistos utilizando funções e procedimentos. Definição do sistema/circuito a ser desenvolvido por cada um dos grupos. Atividade de laboratório: Desenvolvimento do projeto final.

Bibliografia Básica
PERRY, Douglas L. VHDL: programming by example . 4th ed. New York: McGraw-Hill, c2002. xvii, 476 p. + 1 CD-ROM ISBN 0071400702.
PEDRONI, Volnei A. Circuit design with VHDL . Cambridge, Mass.: MIT Press, c2004. 363 p. ISBN 0262162245.
ASHENDEN, Peter J. The designer's guide to VHDL . 3rd ed. Amsterdam; Boston: Morgan Kaufmann, c2008. xxii, 909 p. (Morgan Kaufmann series in systems on silicon) ISBN 9780120887859.

Bibliografia Complementar
YALAMANCHILI, Sudhakar. Introductory VHDL: from simulation to synthesis . Upper Saddle River, NJ: Prentice-Hall, c2001. xix, 401 p. (Prentice Hall Xilinx design series). ISBN 0-13-080982-9.
BHASKER, J. A VHDL primer . 3rd ed. New Jersey: Prentice-Hall, 1999. xx, 373 p. (Prentice hall modern semiconductor design series) ISBN 0130965758.
MAXFIELD, Clive. The design warrior's guide to FPGAs: devices, tools, and flows . Boston, MA: Newnes/Elsevier, c2004. xvi, 542 p. + 1 CD-ROM (4¼ pol.) ISBN 0750676043.
ARMSTRONG, James R.; GRAY, F. Gail. VHDL design representation and synthesis . 2nd ed. Upper Saddle River: Prentice-Hall PTR, c2000. xv, 651 p. + 1CD-Rom ISBN 0-13-021670-4.

#	Resumo da Alteração	Edição	Data	Aprovação	Data
1	Cadastro	Gustavo Benvenutti Borba	18/02/2018	Gustavo Benvenutti Borba	18/02/2018